

IMAGING UNIT

Patent number: JP2002135659
Publication date: 2002-05-10
Inventor: KUSAKA YOSUKE
Applicant: NIKON CORP
Classification:
- **International:** H04N5/335; G03B5/00; G03B19/02;
H01L27/146; H01L27/148; H04N5/232
- **European:**
Application number: JP20000328092 20001027
Priority number(s):

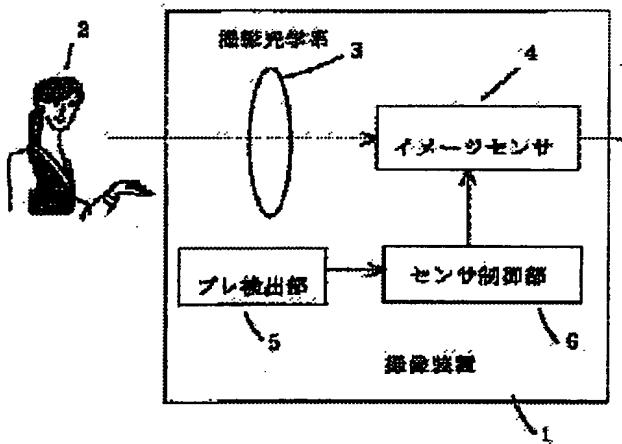
Also published as:

US2002060741 (A)
 JP2002135659 (A)

Abstract of JP2002135659

PROBLEM TO BE SOLVED: To provide an imaging unit with which blurring of an image is surely prevented, without requiring mechanical image blurring correction mechanisms.

SOLUTION: An image sensor (4) is constituted of a photoelectric converter group and an electric charge storing element group which are connected in many-to-many relation by electric charge transfer routes. A blur detection part (5) detects the blurs of an object image, during the exposure of the image sensor (4) and generates an image blur signal. A sensor control part (6) electrically switches the electric charge transfer routes to permit electric charges, corresponding to the same part of the object image to be stored in the same electric charge storing element according to the image blur signal (an image blur amount and direction of image blur).



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開2002-135659

(P2002-135659A)

(43)公開日 平成14年5月10日(2002.5.10)

(51)Int.C1.⁷
H 04 N 5/335

識別記号

F I
H 04 N 5/335

テマコード(参考)

G 03 B 5/00
19/02

G 03 B 5/00
19/02

P 2H054
E 4M118
F 5C022
K 5C024

審査請求 未請求 請求項の数4

O L

(全12頁) 最終頁に続く

(21)出願番号 特願2000-328092(P2000-328092)

(71)出願人 000004112

(22)出願日 平成12年10月27日(2000.10.27)

株式会社ニコン

東京都千代田区丸の内3丁目2番3号

(72)発明者 日下 洋介

東京都千代田区丸の内3丁目2番3号 株式
会社ニコン内

F ターム(参考) 2H054 AA01

4M118 AA10 AB01 BA16 CA03 FA06

FA34 FA42

5C022 AA13 AB55 AC42 AC69

5C024 CY22 GY01 GY31 GZ00

(54)【発明の名称】撮像装置

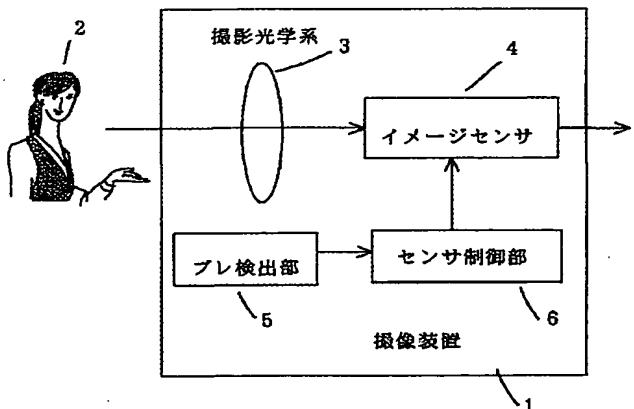
(57)【要約】

【課題】 機械的な像ブレ補正機構が不要で、かつ確実に像ブレを防止できる撮像装置を提供する。

【解決手段】 イメージセンサ(4)は、複数の電荷転送経路により多対多の関係で接続された光電変換素子群と電荷蓄積素子群により構成されている。ブレ検出部

(5)は、イメージセンサ(4)の露光中に被写体像のブレを検出し、像ブレ信号を発生する。センサ制御部

(6)は、像ブレ信号(像ブレ量、像ブレ方向)に応じて、被写体像の同一部分に対応する電荷が同一の電荷蓄積素子に蓄積されるように前記電荷転送経路を電気的に切り換える。



【特許請求の範囲】

【請求項 1】 被写体像を形成する撮影光学系と、前記被写体像を撮像するために2次元状に配置された光電変換素子群と、該光電変換素子群のうちで互いに隣接する複数の光電変換素子とそれ異なる電荷転送経路を介し接続され、該光電変換素子で発生する電荷を蓄積する電荷蓄積素子群と、該電荷蓄積素子群に蓄積された電荷量に応じた画像信号を出力する出力回路を備えたイメージセンサと、前記被写体像のフレを検出し、フレ信号を生成するフレ検出部と、前記フレ信号に基づき、前記光電変換素子群から電荷蓄積素子群への電荷転送経路を制御するセンサ制御部と、からなることを特徴とする撮像装置。

【請求項 2】 請求項 1 に記載の撮像装置において、前記光電変換素子はフォトダイオードであり、前記電荷蓄積素子はフローティングディフェュージョン部であり、前記電荷転送経路は前記フォトダイオードと前記フローティングディフェュージョン部の間に形成されたMOSトランジスタであることを特徴とする撮像装置。

【請求項 3】 請求項 1 に記載の撮像装置において、前記電荷転送経路はCCDシフトレジスタにより形成されたことを特徴とする撮像装置。

【請求項 4】 被写体像を形成する撮影光学系と、前記被写体像を撮像するために2次元状に配置された光電変換素子群と、該光電変換素子で発生する電荷を蓄積する電荷蓄積素子群と、該電荷蓄積素子群に蓄積された電荷量に応じた画像信号を出力する出力回路を備えたイメージセンサとからなる撮像装置において、前記光電変換素子群の個々の光電変換素子で発生する電荷を互いに異なる電荷転送経路を介して前記電荷蓄積素子群の複数の電荷蓄積素子に転送可能なし、前記被写体像のフレを検出するとともに、検出したフレに応じて、前記電荷転送経路を選択するセンサ制御部とを備えることを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、イメージセンサを用いて画像を撮像する撮像装置に関し、特に手フレ等によって生ずる画像フレを防止する撮像装置に関するものである。

【0002】

【従来の技術】従来イメージセンサの露光中の手フレ等によって生ずる画像フレを防止する技術として、手フレなどに応じて撮影光学系の一部を光軸と垂直な面内でシフトさせることにより画像フレを防止する光学的な防振方式が知られている。しかしながら上記光学的な防振方式は、レンズ等をシフトさせるための機械的な機構が必要なため装置が大型化したり、レンズ等の重量物をシフトするためエネルギー消費が大きいという欠点があった。また上記光学的な防振方式の欠点を解決する防振方

式として、手フレなどに応じてイメージセンサを光軸と垂直な面内でシフトさせることにより画像フレを防止する防振方式が、特開平8-223471号公報等で知られている。この防振方式は、レンズ等と比較してサイズや重量が小さいイメージセンサをシフトするために、光学的な防振方式と比較して、防振機構を小型化できまた防振動作のためのエネルギー消費も少なくできる。

【0003】

【発明が解決しようとする課題】しかしながら、上述の10イメージセンサをシフトする防振方式においても、イメージセンサをシフトするための機械的な機構とそれを駆動するためのエネルギーが依然として必要であった。特にデジタルカメラなどで防振を行うためには、携帯性や電池寿命の観点から、さらなる小型化、省エネが求められている。

【0004】そこで本発明は、画像フレ防止のために機械的の機構およびそれを駆動するためのエネルギーを必要としない新しい防振方式を採用した撮像装置を提供することを目的とする。

【0005】

【課題を解決するための手段】上記目的を達成するため、請求項 1 に記載の発明による撮像装置では、被写体像を形成する撮影光学系と、前記被写体像を撮像するために2次元状に配置された光電変換素子群と、該光電変換素子群のうちで互いに隣接する複数の光電変換素子とそれ異なる電荷転送経路を介し接続され、該光電変換素子で発生する電荷を蓄積する電荷蓄積素子群と、該電荷蓄積素子群に蓄積された電荷量に応じた画像信号を出力する出力回路を備えたイメージセンサと、前記被写体像のフレを検出し、フレ信号を生成するフレ検出部と、前記フレ信号に基づき、前記光電変換素子群から電荷蓄積素子群への電荷転送経路を制御するセンサ制御部とからなることを特徴とする。

【0006】請求項 2 に記載の発明では、請求項 1 に記載の撮像装置において、前記光電変換素子はフォトダイオードであり、前記電荷蓄積素子はフローティングディフェュージョン部であり、前記電荷転送経路は前記フォトダイオードと前記フローティングディフェュージョン部の間に形成されたMOSトランジスタであることを特徴とする。

【0007】請求項 3 に記載の発明では、請求項 1 に記載の撮像装置において、前記電荷転送経路はCCDシフトレジスタにより形成されたことを特徴とする。

【0008】請求項 4 に記載の発明の撮像装置では、被写体像を形成する撮影光学系と、前記被写体像を撮像するために2次元状に配置された光電変換素子群と、該光電変換素子で発生する電荷を蓄積する電荷蓄積素子群と、該電荷蓄積素子群に蓄積された電荷量に応じた画像信号を出力する出力回路を備えたイメージセンサとからなる撮像装置において、前記光電変換素子群の個々の光

電変換素子で発生する電荷を互いに異なる電荷転送経路を介して前記電荷蓄積素子群の複数の電荷蓄積素子に転送可能となし、前記被写体像のブレを検出するとともに、検出したブレに応じて、前記電荷転送経路を選択するセンサ制御部とを備えることを特徴とする。

【0009】

【発明の実施の形態】従来の防振方式では、露光中のブレに応じてイメージセンサを光軸と垂直な面内でシフトすることにより、イメージセンサ上で被写体像を固定して露光を行っていた。

【0010】図18は従来方式の概念を説明するための斜視図である。イメージセンサ200は光電変換素子および電荷蓄積素子の組からなる複数の画素から構成されている。そのうちの1つの画素201に着目すると、露光中に画素201上の点像Pがブレにより位置P1から位置P2に移動した場合、イメージセンサ200全体を点像Pと同じ移動量と移動方向に移動させることにより、ブレによらず画素201が点像Pを捕らえ続ける。このため露光期間全体で画素201において蓄積された電荷量は、露光中にブレが生じなかつたと仮定した場合に画素201において蓄積される電荷量と等しくなり、画像ブレが解消されることになる。

【0011】これに対して本発明の防振方式では光電変換素子と電荷蓄積素子の組を固定せず、露光中のブレに応じて光電変換素子で発生した電荷をどの電荷蓄積素子に蓄積するかを切り換えることにより、結果としてブレのない画像を得るようにしたものである。

【0012】図19は本発明の防振方式の概念を説明するための斜視図である。イメージセンサ202は光電変換素子群203および電荷蓄積素子群204から構成されている。そのうちの1つの光電変換素子205に着目すると、通常ブレの無いときにこの光電変換素子で発生する電荷は電荷蓄積素子207に蓄積される。露光中に光電変換素子205上の点像Pがブレにより位置P1から位置P2に移動した場合、位置P2にて光電変換素子206が点像Pを捕らえる。この時光電変換素子206で発生した電荷を電荷蓄積素子207に蓄積する。従って点像Pにより発生する電荷は露光中のブレによらず電荷蓄積素子207に蓄積され続ける。このため露光期間全体で電荷蓄積素子207において蓄積された電荷量は、露光中にブレが生じなかつたと仮定した場合に電荷蓄積素子207において蓄積される電荷量と等しくなり、画像ブレが解消されることになる。

【0013】上記防振方式によれば、ブレに応じてイメージセンサを機械的にシフトする必要はなく、ブレに応じて光電変換素子から電荷蓄積素子への電荷転送経路を電気的に変更するのみで画像ブレの防止が可能になる。

【0014】なお本発明の防振方式と類似な考え方として、露光中にブレが所定量変化する毎に全画素の画像信号を読み出してメモリしておき、露光終了後ブレに応じ

て画像信号をシフトさせて合成することにより、画像ブレを防止する方式も考えられるが、以下の欠点を有するため実用的ではない。即ち画像信号の読み出し時間がかかるため連続的な露光が困難である。また画像信号を記憶するため膨大なメモリを必要とする。また画像合成のための画像処理時間を必要とする。

【0015】上記の方式に対し本発明の方式は、露光中のブレに応じて光電変換素子から電荷蓄積素子への電荷転送経路を電気的に切り換えるだけなので、通常の露光と同等な連続的な露光が可能であり、また追加するメモリや画像処理も不要である。

【0016】以下、図面を参照して本発明の実施形態について説明する。図1は、本発明による撮像装置の概念を示すブロック構成図である。図1において撮像装置1は、撮影光学系3、イメージセンサ4、センサ制御部5、ブレ検出部6から構成される。撮影光学系3は、イメージセンサ4上に被写体2の像を形成する。イメージセンサ4は、2次元状に配置された光電変換素子群と、該光電変換素子群で発生した電荷を蓄積する電荷蓄積素子群と、該電荷蓄積素子群に蓄積された電荷量に応じて画像信号を出力する出力回路から構成されており、光電変換素子群と電荷蓄積素子群はそれぞれ電荷転送経路を介し多対多の関係で結合されている。即ち位置的に隣接する複数の光電変換素子は1つの電荷蓄積素子に結合しており、また1つの光電変換素子は位置的に隣接する複数の電荷蓄積素子に結合している。光電変換素子群は被写体像の明るさに応じて露光時間（電荷蓄積時間）が制御され、被写体像に対応した画像信号が出力回路から出力される。

【0017】ブレ検出部5は、イメージセンサ4の光電変換素子群の露光（撮像）期間中に被写体像のブレを検出し、時間的に変化するブレ信号を発生する手段であつて、角速度センサ等から構成される。

【0018】センサ制御部6は、イメージセンサ4の動作を制御する手段であつて、ブレ信号に応じて露光中に光電変換素子と電荷蓄積素子の間の電荷転送経路をリアルタイムに制御し、被写体像の同じ部分によって生成される電荷が同一の電荷蓄積素子に蓄積されるように制御信号をイメージセンサ4に出力する。これによりイメージセンサ4は、露光終了後に画像ブレのない画像信号を出力する。

【0019】図2は電荷転送経路切り換え機能を備えたイメージセンサの一例を示す構成であつて、イメージセンサ40はN×Mに配置された光電変換素子E(i,j)と電荷蓄積素子I(i,j)からなっており、隣接する光電変換素子E(n,m)、E(n+1,m)、E(n,m+1)、E(n+1,m+1)は、1つの電荷蓄積素子I(n,m)と、電荷転送ゲートG(n,m,1)、G(n,m,2)、G(n,m,3)、G(n,m,4)を介して結合している。また1つの光電変換素子E(i,j)は、電荷蓄積素子I(i,j)と、電荷転送ゲートG(n,m,1)、G(n,m,2)、G(n,m,3)、G(n,m,4)を介して結合している。

子E ($n+1, m+1$) は、隣接する電荷蓄積素子I (n, m)、I ($n+1, m$)、I ($n, m+1$)、I ($n+1, m+1$) と、電荷転送ゲートG ($n, m, 4$)、G ($n, m+1, 3$)、G ($n+1, m+1, 2$)、G ($n+1, m, 4$) を介して結合している。

【0020】図3は図2のAB断面図であって、41はp型ウェル、42、42'はn層、43はn+フローティングディフュージョン部(FD)、44はゲート酸化膜、45、45'は転送スイッチMOSトランジスタを形成するポリSi、46はリセット用MOSトランジスタ、47はソースフォロワアンプMOSトランジスタ、48は垂直選択スイッチMOSトランジスタ、49はソースフォロワの負荷MOSトランジスタである。

【0021】この図においてn層42、42'とp型ウェルによりフォトダイオードが形成され、入射光量に応じた電荷(黒丸)を発生する。転送スイッチMOSトランジスタ45が転送制御信号のTG2によりONされているので、n層42で発生した電荷はFD部43に流れ込む。一方n層42'で発生した電荷は、転送スイッチMOSトランジスタ45'が転送制御信号のTG4によりOFFされているため、FD部43に流れ込むことができない。転送制御信号のON/OFFをプレに応じて制御してやれば、隣接するフォトダイオードのうち同一の被写体部分から発生した電荷をFD部43に選択的に蓄積することができる。

【0022】なお転送制御信号のTG1は全ての電荷転送ゲートG ($i, j, 1$) に接続され、転送制御信号のTG2は全ての電荷転送ゲートG ($i, j, 2$) に接続され、転送制御信号のTG3は全ての電荷転送ゲートG ($i, j, 3$) に接続され、転送制御信号のTG4は全ての電荷転送ゲートG ($i, j, 4$) に接続される。

【0023】露光開始時には一旦全ての転送スイッチMOSトランジスタをONにして、フォトダイオードに蓄積された電荷をFD部43に流し込む。FD部43の電荷はリセット用MOSトランジスタ46をリセット信号のRによりONにしてリセットする。また制御パルスのLにより信号出力ラインをリセットする。

【0024】そして1つの転送スイッチMOSトランジスタをONにしたまま、それ以外の転送スイッチMOSトランジスタはOFFされる。露光中はプレに応じていずれかの1つの転送スイッチMOSトランジスタのみがONするように制御される。露光が終了すると全ての転送スイッチMOSトランジスタがOFFされ、FD部43に蓄積された電荷が、垂直選択スイッチMOSトランジスタ48を水平選択信号のSによりONにした時、ソースフォロワアンプMOSトランジスタ47、ソースフォロワの負荷MOSトランジスタ49により、電圧信号Voutとして出力される。

【0025】図4は、図2および図3の構造を持つイメージセンサの全体構成を示す図であって、波線部50は

電荷蓄積素子を構成するFD部、51は垂直走査回路、52は垂直走査線、53は垂直選択スイッチ、54は水平走査回路および出力增幅回路である。このような構成において、垂直走査回路51、水平走査回路および出力增幅回路54を同期して走査することにより、FD部50に蓄積された電荷量に応じた画像信号が順次外部に出力される。

【0026】図5は、図2、図3、図4に示したイメージセンサをデジタルスチルカメラ10に適用した本発明の実施例のプロック構成図である。撮影レンズ11により形成された被写体像は、イメージセンサ12により光電変換され、画像信号が outputされる。画像信号はAD変換手段18によりデジタル画像信号に変換され、RAM等の揮発性のメモリ19に格納される。メモリ19に格納された画像信号は、液晶表示手段20により画像表示されるとともに、コンパクトフラッシュ(登録商標)メモリ等の不揮発性の記録媒体21に記録される。CPU(中央処理制御手段)17は上述の撮像動作、格納動作、表示動作、記録動作の制御を行う。

【0027】角速度センサV13と角速度センサH14は、デジタルスチルカメラ10の手ブレを検出するためのプレ検出センサであり、撮影レンズ11の光軸と直交し、かつ互いに直交する2つの軸回りのデジタルスチルカメラ10の角速度をリアルタイムに検出し、検出出力を角速度信号としてCPU17へ送る。ここで図20に示すようにイメージセンサ12の光電変換素子の配置方向をそれぞれX軸、Y軸とした場合に、角速度センサV13と角速度センサH14は、X軸回りおよびY軸回りの角速度を検出するように配置される。

【0028】撮影情報入力手段15は被写体輝度、撮影レンズの絞り値、設定感度等の撮影に関する情報をCPU17に入力し、CPU17はこれらの情報に基づき、イメージセンサ12の電荷蓄積時間(露光時間)を決定する。レリーズボタン16は、撮影時に撮影者により操作される部材であって、操作に応じてレリーズ信号を発生する。なお上記デジタルスチルカメラ10には不図示の光学ファインダが備えられており、これにより撮影者は被写体を観察できる。

【0029】以上のような構成において、CPU17は、レリーズ信号が発生すると、イメージセンサ12の露光を開始するとともに、角速度センサV13と角速度センサH14からの角速度信号に基づき、露光期間中の撮影レンズ11のプレを検出し、被写体像のプレを表すプレ信号を生成する。該プレ信号により、被写体像のプレ方向およびプレ量を検知し、検知結果に応じてイメージセンサ12に対し電荷転送経路切り換えの制御信号(即ち転送スイッチMOSトランジスタのON/OFF)を出力する。イメージセンサ12では、該制御信号に従い、露光中に光電変換素子群と電荷蓄積素子群とをつなぐ電荷転送経路を切り換える。CPU17は露光時

間が終了すると、イメージセンサ12に対し露光終了の制御信号を出力する。イメージセンサ12では、該制御信号に従い、露光を終了し、電荷蓄積素子群を走査して画像信号を出力する。

【0030】図6は、図5に示したCPU17とその周辺の構成をより詳細に示したブロック図である。図5を用いて、プレに応じたイメージセンサの電荷転送経路の制御について詳細に説明する。

【0031】図6において、角速度センサV13、角速度センサH14からは、デジタルスチルカメラ10に加わる手ブレなどに応じ、角速度信号が生成される。図7に、手ブレとしてサイン波が加わった場合の1次元の角速度信号を示す。この角速度信号は、所定のサンプリング間隔でAD変換され、デジタルデータに変換される。デジタルデータに変換された角速度信号は、積分演算部31によって積分され相対角度信号（積分定数を除いた相対的な角度変位を表す）に変換され、像ブレ演算部32に送られる。図8は、図6の相対角速度信号を積分した場合の相対角度信号を示す。

【0032】像ブレ演算部32では、相対角度信号をイメージセンサ上での像ブレ量を示すブレ信号に変換する。ブレ信号への変換は、例えば式1のように行われる。

【0033】

【数1】

$$X = K \times F \times T \tan \theta_y$$

$$Y = K \times F \times T \tan \theta_x$$

ここでXはX軸方向の像ブレ量、YはY軸方向の像ブレ量、Kは定数、Fは撮影情報入力部17から入力される撮影レンズの焦点距離、 θ_x はX軸回りの相対角度信号の値、 θ_y はY軸回りの相対角度信号の値である。式1において撮影レンズの焦点距離を用いるのは、像ブレ量が焦点距離に比例するためである。図9にこのようにして得られるブレ信号（1次元）を示す。

【0034】図10はブレ信号のデータの2次元的な状態を示したものであり、露光期間中に所定時間間隔でサンプリングされたブレ信号のデータ値が黒丸で示されている。ここで露光期間中k回目のブレ信号のサンプリング値を(Xk、Yk)とする。また露光開始時1回目のブレ信号のサンプリング値が基準(0, 0)となるように調整される。このようにして得られたブレ信号は撮像制御部35に送られる。

【0035】リリーズボタン16からは撮影者の操作に応じたリリーズ信号が、撮像制御部35に送られる。また撮像制御部35では、撮影情報入力手段15から得られる被写体輝度、イメージセンサ12の感度、撮影レンズ11の絞り値よりイメージセンサ12の露光時間（電荷蓄積時間）を演算するとともに、リリーズ信号の発生に応じて電荷蓄積を開始させる制御信号をイメージセン

サ12に出力する。撮像制御部35では、露光中のブレ信号の値に応じて前記電荷転送経路を制御する信号をイメージセンサ12に出力するとともに、電荷蓄積時間が予め演算した露光時間に達すると、電荷蓄積を終了させ、画像信号を出力させる制御信号をイメージセンサ12に出力する。

【0036】図11は上記撮像制御部35の動作を示す信号波形図である。時刻t0にリリーズ信号が発生すると、ブレ信号Xk、Ykのサンプリングが始まる。なおブレ信号はリリーズ信号発生時の位置を基準にするとともに、図11では連続波形で示してある。また露光制御信号がONになり、イメージセンサのフォトダイオード、FD部がリセットされ、電荷蓄積が開始される。

【0037】時刻t0からt1までは、ブレ信号Xkが正、ブレ信号Ykが正で、ブレ像は第1象限（右上方）にあるため、転送制御信号 ϕ_{TG1} がONになり、電荷は左下方向に転送される。時刻t1からt2までは、ブレ信号Xkが負、ブレ信号Ykが正で、ブレ像は第2象限（左上方向）にあるため、転送制御信号 ϕ_{TG2} がONになり、電荷は右下方向に転送される。時刻t2からt3までは、ブレ信号Xkが負、ブレ信号Ykが負で、ブレ像は第3象限（左下方向）にあるため、転送制御信号 ϕ_{TG3} がONになり、電荷は右上方向に転送される。時刻t3からt4までは、ブレ信号Xkが正、ブレ信号Ykが負で、ブレ像は第4象限（右下方向）にあるため、転送制御信号 ϕ_{TG4} がONになり、電荷は左上方向に転送される。時刻t4からt5までは、ブレ信号Xkが正、ブレ信号Ykが正で、ブレ像は第1象限（右上方）にあるため、転送制御信号 ϕ_{TG1} がONになり、電荷は左下方向に転送される。

【0038】時刻t5に露光時間が終了すると、全ての転送制御信号 ϕ_{TG1} 、 ϕ_{TG2} 、 ϕ_{TG3} 、 ϕ_{TG4} はOFFされ、露光制御信号がOFFになり、出力制御信号がONとなり、FD部に蓄積された電荷が走査され、画像信号の出力が開始される。時刻t6に全てのFD部の走査が終了し、出力制御信号がOFFとなり、画像信号の出力が完了する。

【0039】図12から図14は、図5で説明したCPU17の動作プログラムを示したフローチャート図である。図12はCPU17のメインプログラムであり、図13は所定時間間隔で角速度信号をAD変換するためのタイマ割込みプログラム、図14はリリーズ信号により起動するリリーズ割込みプログラムである。ここで図12のメインプログラム実行中に、図13、図14のタイマ割込みおよびリリーズ割込みの処理プログラムが適宜割り込んで実行される構成となっている。

【0040】図12においてデジタルスチルカメラ10の電源オンによりCPU17の動作がスタートする。S101では、イメージセンサの動作リセット、タイマ類のリセットが行われ、その後タイマ割込み、リリーズ割

込み割込が許可される。S102では、露光時間の決定に必要な情報（被写体輝度、画素感度、絞り値等）に応じて、イメージセンサの電荷蓄積時間（露光時間）を演算する。以降S102を繰り返す。

【0041】図13はタイマ割込のプログラムのフローチャートであって、S201では、角速度信号をAD変換してメモリに格納する。S202では、メモリに格納されている角速度信号を最新データまで積分して相対角度信号を演算する。203では式1を用いて相対角度信号からブレ信号を演算し、S204では演算したブレ信号をメモリに格納し、リターンする。

【0042】図14はレリーズ割込のプログラムのフローチャートであって、S301では露光制御信号をONにして、イメージセンサをリセットし露光を開始させる。S302では露光時間の計時を開始する。S303では、ブレ信号を基準値（0, 0）にリセットする。

【0043】S304ではY軸方向のブレ信号Yiが正か否かチェックし、正の場合はS305に進む。S305ではX軸方向のブレ信号Xiが正か否かチェックし、正の場合はS306に進み、転送制御信号のTG1をONにし、それ以外の転送制御信号をOFFし、S311に進む。S305で負の場合はS307に進み、転送制御信号のTG2をONにし、それ以外の転送制御信号をOFFし、S311に進む。

【0044】一方S304で負の場合はS308に進む。S308ではX軸方向のブレ信号Xiが正か否かチェックし、正の場合はS309に進み、転送制御信号のTG4をONにし、それ以外の転送制御信号をOFFし、S311に進む。S308で負の場合はS310に進み、転送制御信号のTG3をONにし、それ以外の転送制御信号をOFFし、S311に進む。

【0045】S311では計時時間が露光時間に達したか否かをチェックし、達していない場合にはS304に戻り、達した場合はS312で転送制御信号をOFFする。S313では露光制御信号をOFF、出力制御信号をONにし、イメージセンサのFD部に蓄積された電荷の走査を行い、画像信号の読み出しを開始し、S314で画像信号をAD変換し、S315でAD変換された画像信号をメモリに格納する。S316で画像信号の出力、AD変換、メモリ格納が終了すると、出力制御信号をOFFし、メモリに格納された画像信号を記録媒体に記録するとともに表示手段に表示し、S102に戻る。

【0046】以上のようにして、ブレに応じてイメージセンサの電荷変換素子群から電荷蓄積素子群への電荷転送経路を制御することにより、像ブレのない画像信号を得ることができる。

【0047】（変形形態の説明）本発明は以上説明した実施形態に限定されることなく、種々の変形や変更が可能である。

【0048】図5に示した実施例では、図15に示すよ

うに隣接する4個の光電変換素子を1個の電荷蓄積素子に結合すると同時に隣接する4個の電荷蓄積素子を1個の光電変換素子に結合する構成（図15では電荷蓄積素子B5が光電変換素子A2、A3、A5、A6と結合し、光電変換素子A5は電荷蓄積素子B4、B5、B7、B8と結合する）となっていたが、図16に示すように隣接する9個の光電変換素子を1個の電荷蓄積素子に結合すると同時に隣接する9個の電荷蓄積素子を1個の光電変換素子に結合する構成（図16では電荷蓄積素子B5が光電変換素子A1、A2、A3、A4、A5、A6、A7、A8、A9と結合し、光電変換素子A5は電荷蓄積素子B1、B2、B3、B4、B5、B6、B7、B8、B9と結合する）としてもよい。

【0049】このような実施例では、ブレの方向およびブレの量に応じて9個の電荷転送経路を切り換えることになる。例えばDを正の定数として、X軸方向のブレ信号XkをXk>D、D≥Xk>-D、-D≥Xkの3段階、Y軸方向のブレ信号YkをYk>D、D≥Yk>-D、-D≥Ykの3段階に判定することにより、9個の電荷転送経路の中から1個の電荷転送経路を選択することが可能になる。電荷転送経路は図3のようなMOSゲートにより構成してもよいし、アルミ配線とMOSスイッチを組み合わせて構成してもよい。このように電荷転送経路を増加すれば、大きなブレに対しての像ブレ防止効果の向上が期待できる。

【0050】また図2の実施例では電荷転送経路としてMOSゲートを用いていたが、CCDのような電荷転送が可能なシフトレジスタを用いてもよい。図17は光電変換素子群層60、Y方向CCDシフトレジスタ層61、X方向CCDシフトレジスタ層62、電荷蓄積素子群層63を3次元集積回路技術により積層半導体としてイメージセンサを構成した場合の構成図である。ここで、Y方向CCDシフトレジスタ層61、X方向CCDシフトレジスタ層62は転送クロックの位相を制御することにより、+ -両方向に電荷を転送することができる。

【0051】このような構成において露光中にブレが発生すると光電変換素子群層60で発生した電荷は、まずY方向CCD転送シフトレジスタ層61にパラレルに転送され、ブレ信号のY方向成分に応じた量だけY方向CCD転送シフトレジスタにて転送される。次にY方向に転送された電荷は、Y方向CCD転送シフトレジスタ層61からX方向CCD転送シフトレジスタ層62にパラレルに転送され、ブレ信号のX方向成分に応じた量だけX方向CCD転送シフトレジスタにて転送される。次にX方向に転送された電荷は、X方向CCD転送シフトレジスタ層62から電荷蓄積素子群層63にパラレルに転送され、蓄積される。露光中にブレ信号が光電変換素子のサイズを単位として変化する度に上記の動作が行われ、露光が終了すると電荷蓄積素子群層63が走査さ

れ、画像信号が出力される。

【0052】例として露光開始時に光電変換素子E a上にあった像が露光中のブレにより光電変換素子E bに移動した場合の電荷転送動作について説明する。光電変換素子E bは光電変換素子E aに対しX方向で-2素子、Y方向で+2素子離れている。まず光電変換素子E bにおいて発生した電荷は、Y方向CCDシフトレジスタ層6 1に送られ、Y方向に-2素子分シフトされる。次にその電荷はX方向CCDシフトレジスタ層6 2に送られ、X方向に+2素子分シフトされる。次にその電荷は電荷蓄積素子層6 3に送られ、電荷蓄積素子H aに蓄積される。

【0053】このようにすれば、像ブレ量に応じてCCDシフトレジスタのシフト量を変えることにより電荷の転送経路を変更することができるので、像ブレが大きい場合でも確実に像ブレのない画像信号を得ることが可能になる。

【0054】図5に示した実施例では、撮影光学系の角度ブレにより像ブレが発生するものとして説明したが、近接撮影においては撮影光学系の平行ブレ（光軸が平行にシフトするブレ）の影響も大きくなる。このような場合には、平行ブレ検出用の加速度センサを用いてこの平行ブレ信号を検出し、ブレ信号を求めるようにしてよい。

【0055】また図5の実施例においては、ブレ検出センサとして角速度センサを用いたが、これに限定されるものではなく、加速度センサや画像センサ（像の時間的な動きにより像ブレを検出）でも構わない。

【0056】また図5の実施例においては、レリーズ信号に応じて常時画像ブレ防止のためのイメージセンサ制御動作が行われていたが、画像ブレが生じやすい状況に限定してブレ防止動作を行っても良い。例えばデジタルスチルカメラの動作設定モード（接写に適したカメラ動作を行う近接撮影モード、画像を記録する時の圧縮率が低い高精細記録モード）や撮影光学系の設定距離が所定距離より近距離側に設定された場合に、画像ブレ防止のためのイメージセンサ制御動作を行うようにしてもよい。このようにすれば、画像ブレが生じやすい状況でのみブレ防止動作が自動的に行われる所以、イメージセンサ制御動作に伴う撮影のレスポンス低下等の不具合をさけることができる。

【0057】また図5の実施例においては、本発明をデジタルスチルカメラに適用しているが、これに限らず電荷蓄積型のイメージセンサを用いて撮像を行う装置に広く適用が可能である。

【0058】また上記実施例においては、イメージセンサを光電変換素子群と電荷蓄積素子群を複数の電荷転送経路で接続する構成とし、このイメージセンサを撮像装置に適用し、像ブレに応じて電荷転送経路を適宜選択することにより画像ブレの防止を可能としているが、本発

明によるイメージセンサはブレの防止以外の目的にも適用が可能である。例えば従来イメージセンサから画像データを読み込んだ後にソフトウェアにより行われていた画像処理（デジタルフィルタリング等）や特開平11-225284号公報に開示されているような画像の高解像度化を目的としたイメージセンサの相対的位置シフトの代わりに、本発明によるイメージセンサを適用することが可能である。

【0059】デジタルフィルタリングに適用する場合には、デジタルフィルタの係数の大きさに応じた時間の長さにより、光電変換素子と電荷蓄積素子を接続する複数の電荷転送経路を選択的に接続すればよい。また画像の高解像度化に適用する場合には、光電変換素子への露光中に光電変換素子と電荷蓄積素子を接続する複数の電荷転送経路を間欠的に切り換えればよい。

【0060】また上記実施例においては、図15に示すように1つの電荷蓄積素子を複数の光電変換素子と電荷転送経路で接続する構成とし、複数の光電変換素子で1つの電荷蓄積素子を共有する構成となっているが、図2-1に示すように個々の光電変換素子に対し異なる電荷転送経路を介し複数の独立した電荷蓄積素子に接続し、像ブレに応じて電荷転送経路を適宜選択することにより、異なる像ブレ状態で発生した電荷を別々の電荷蓄積素子に蓄積し、露光終了後に電荷蓄積素子から読み出した信号を合成することにより像ブレのない画像信号を生成することも可能である。図2-1においては例えば光電変換素子A 5は9つの独立した電荷蓄積素子B 5 1、B 5 2、B 5 3、B 5 4、B 5 5、B 5 6、B 5 7、B 5 8、B 5 9と電荷転送経路を介して結合されている。

【0061】このように本発明によるイメージセンサでは、光電変換素子群と電荷蓄積素子群を複数の電荷転送経路により多対多の関係で接続し、隣接する複数の光電変換素子で発生する電荷を1つの共通の電荷蓄積素子に転送できるとともに、1つの共通の光電変換素子で発生する電荷を隣接する複数の電荷蓄積素子に転送することができる構成としているため、従来機械的なイメージセンサの変位やソフトウェアの後処理で行っていた種々の機能を、光電変換素子への露光中に複数の電荷転送経路を電気的に切り換えるだけで瞬時に達成することができる。

【0062】

【発明の効果】以上説明したように、本発明による撮像装置のイメージセンサにおいては、従来1対1に対応していた光電変換素子と電荷蓄積素子の構成を、複数の電荷転送経路を設けることにより多対多の関係になる構成とし、ブレに応じて電気的に電荷転送経路を切り換えることで、画像ブレを撮像期間中にキャンセルしているため、機械的な防振機構のないコンパクトで電力消費の少ない防振機能付き撮像装置を実現できる。

【図面の簡単な説明】

【図1】本発明の実施形態の構成を示すブロック図である。

【図2】イメージセンサの光電変換素子と電荷蓄積素子の配置図である。

【図3】イメージセンサの断面構造図である。

【図4】イメージセンサの全体構成図である。

【図5】本発明を適用したデジタルカメラの構成を示すブロック図である。

【図6】CPUとその周辺の構成を示すブロック図である。

【図7】角速度信号の波形を示す図である。

【図8】相対角度信号の波形を示す図である。

【図9】プレ信号の波形を示す図である。

【図10】プレ信号を説明する図である。

【図11】イメージセンサの制御信号のタイミングチャートである。

【図12】CPU動作処理を示すフローチャート図である。

【図13】CPU動作処理を示すフローチャート図である。

【図14】CPU動作処理を示すフローチャート図である。

【図15】電荷転送経路を説明する図である。

【図16】電荷転送経路を説明する図である。

【図17】本発明の別実施例のイメージセンサの構成図である。

【図18】従来技術の技術概念を説明する図である。

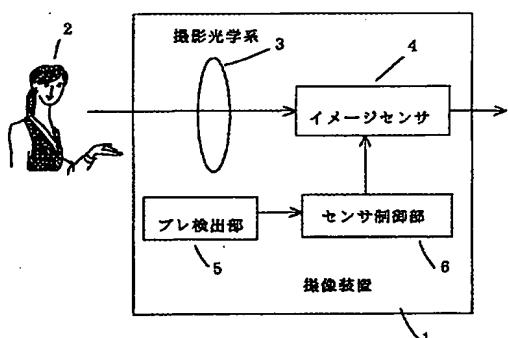
【図19】本発明の技術概念を説明する図である。

【図20】イメージセンサ上の座標を説明する図である。

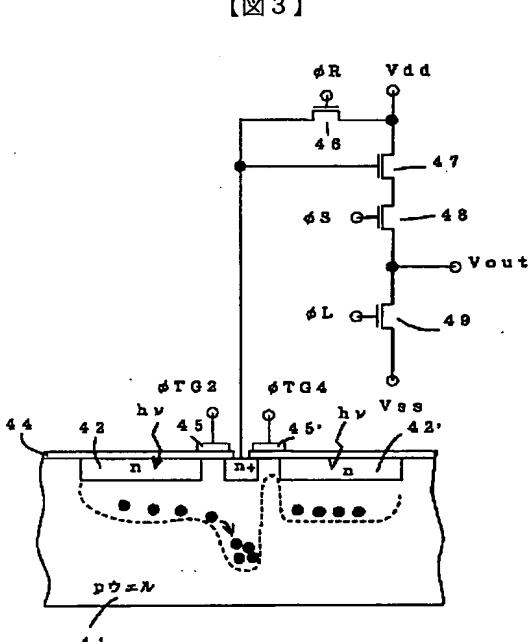
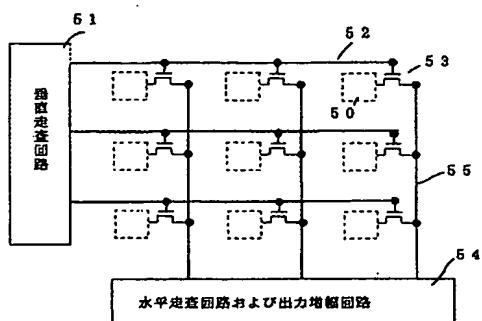
【図21】電荷転送経路を説明する図である。

【符号の説明】

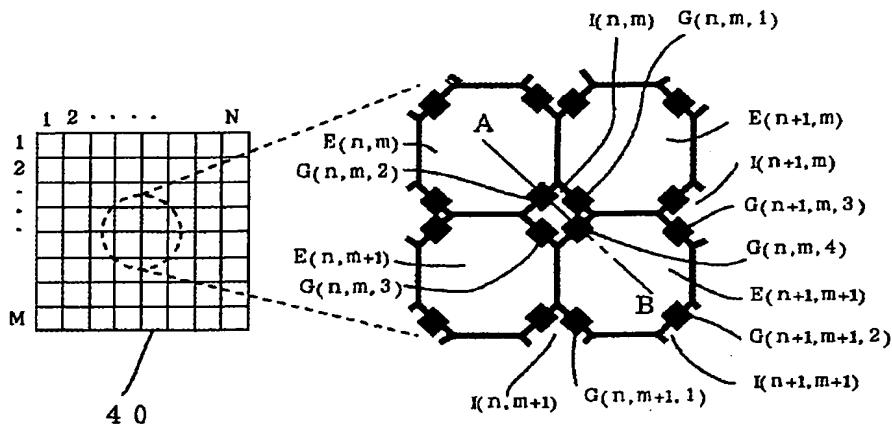
- | | |
|----|-----------------|
| 10 | 1 撮像装置 |
| | 3 撮影光学系 |
| | 4、12、40 イメージセンサ |
| | 5 プレ検出部 |
| | 6 センサ制御部 |
| | 11 撮影レンズ |
| | 13 角速度センサV |
| | 14 角速度センサH |
| | 15 撮影情報入力手段 |
| | 16 レリーズボタン |
| 20 | 17 CPU |
| | 19 メモリ |
| | 21 記録媒体 |



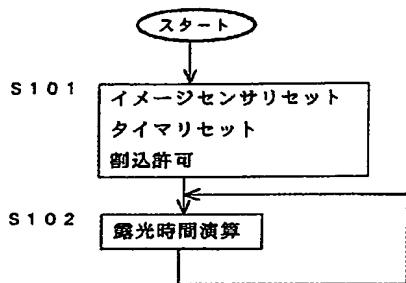
【図4】



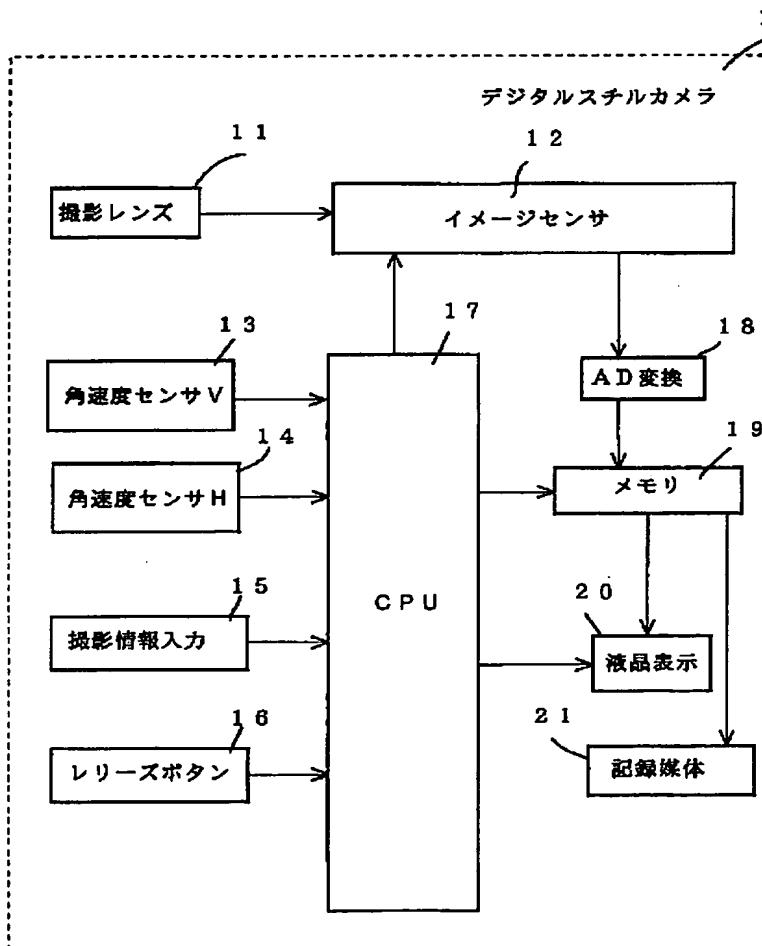
【図2】



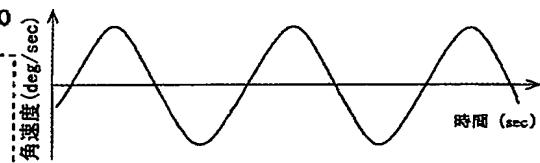
【図12】



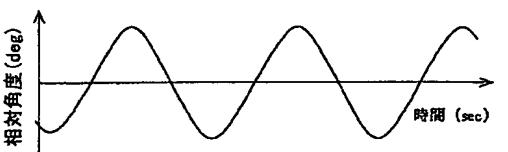
【図5】



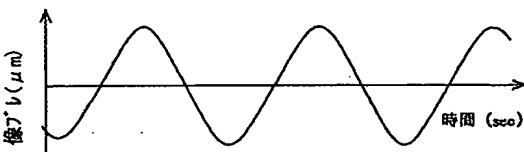
【図7】



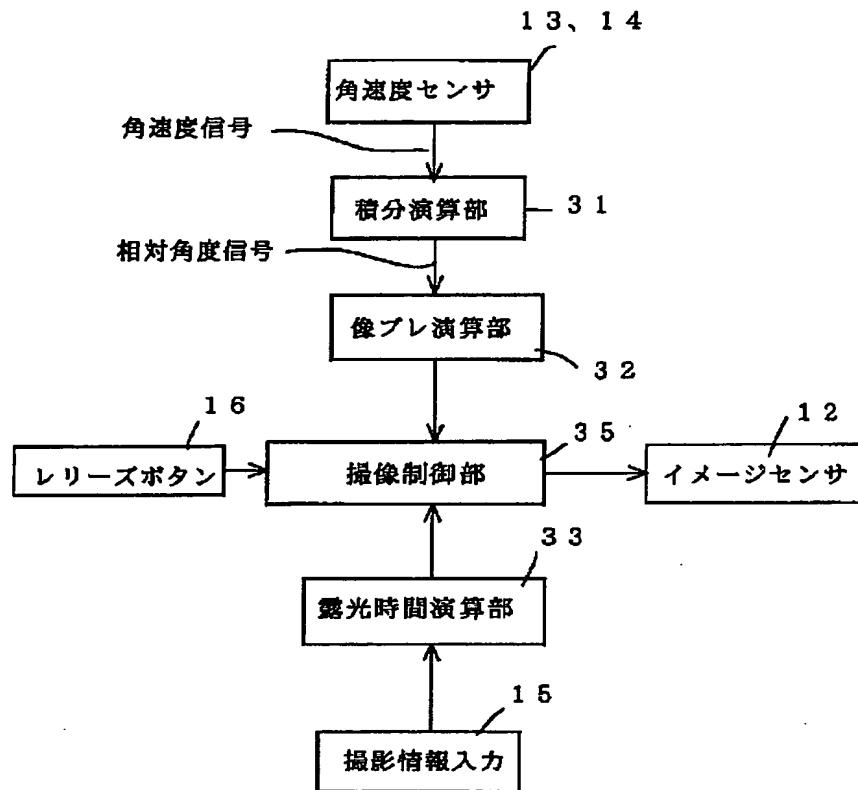
【図8】



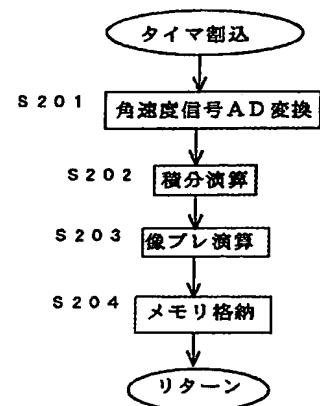
【図9】



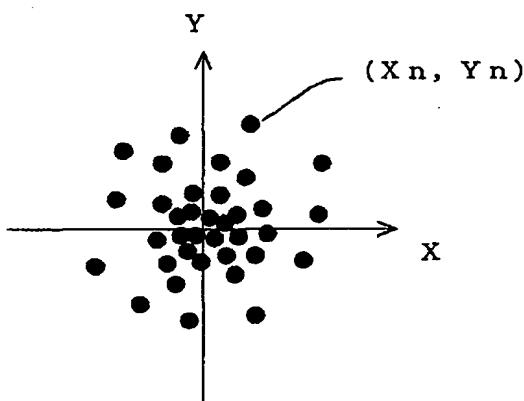
【図6】



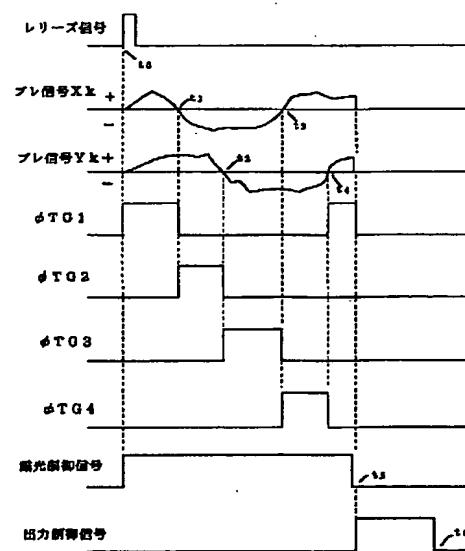
【図13】



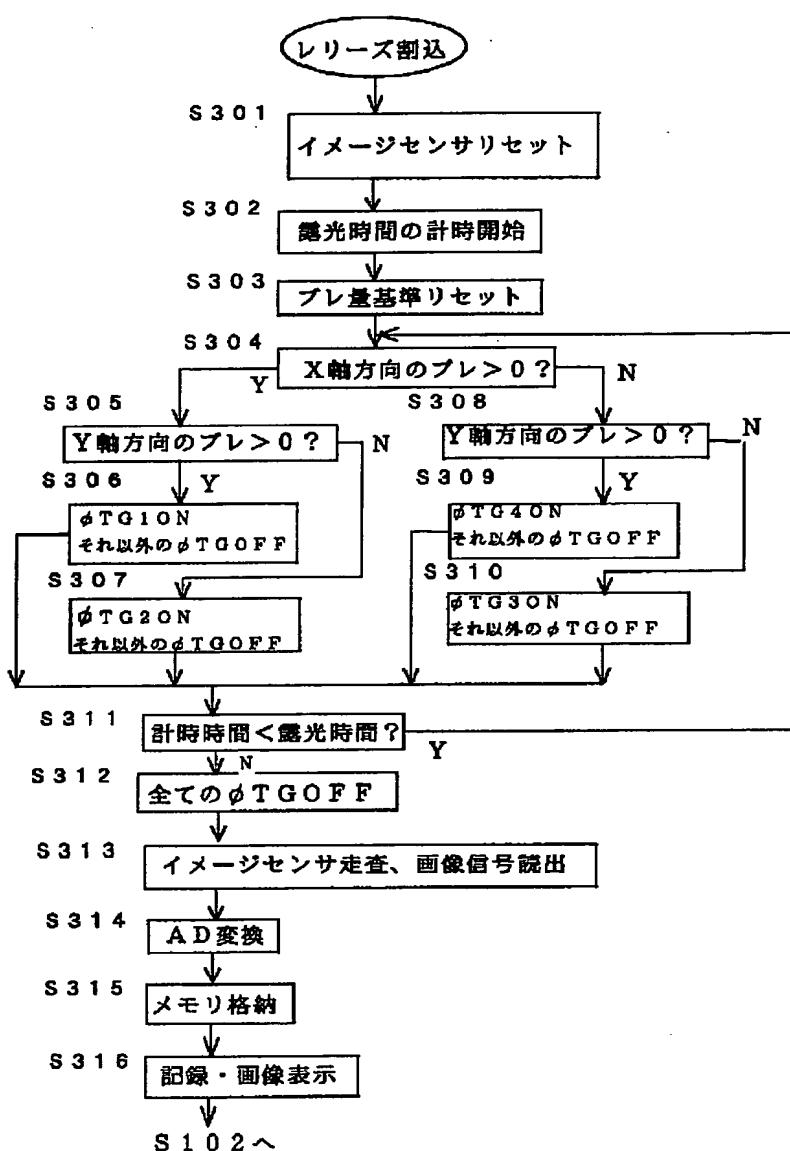
【図10】



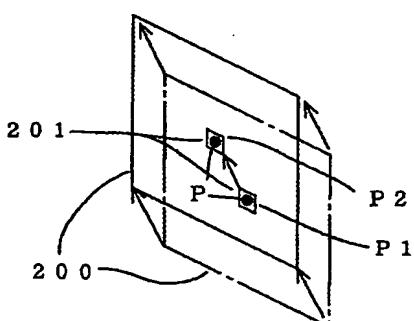
【図11】



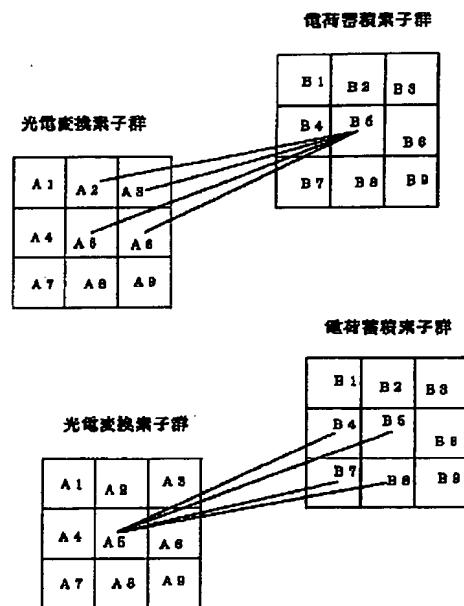
【図14】



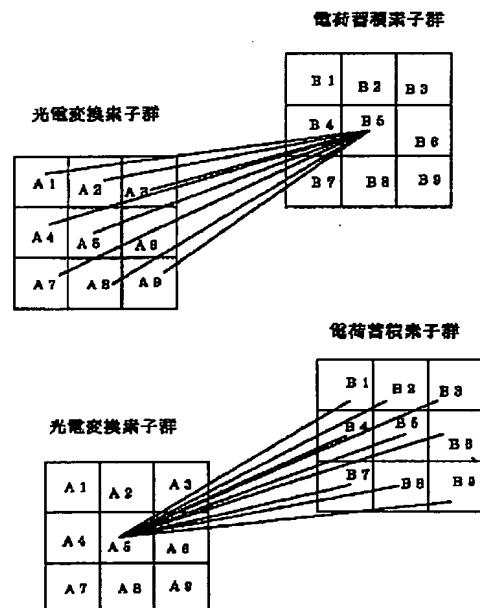
【図18】



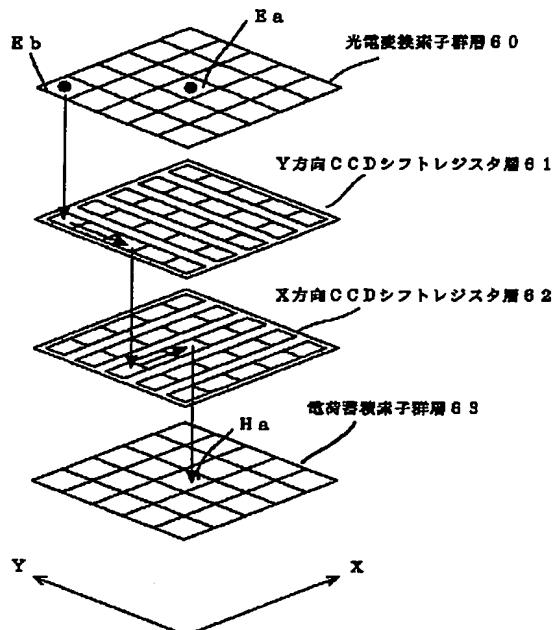
【図15】



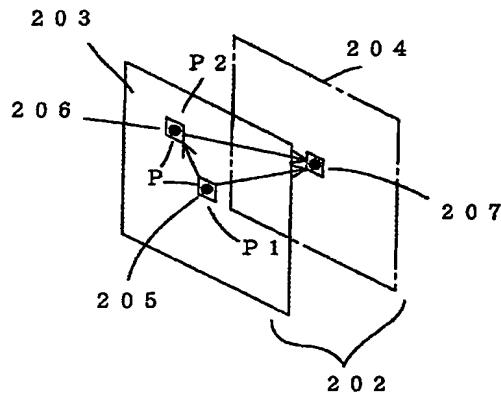
【図16】



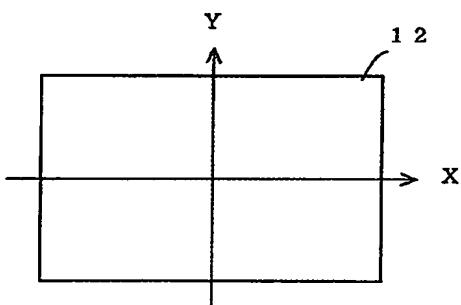
【図17】



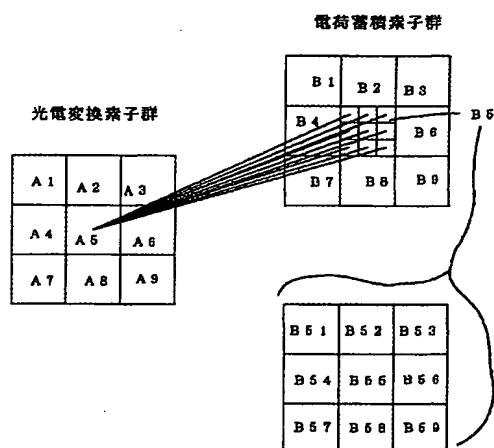
【図19】



【図20】



【図21】



フロントページの続き

(51)Int.Cl.⁷

識別記号

H 01 L 27/146

27/148

H 04 N 5/232

F I

マークコード(参考)

H 04 N 5/232

Z

H 01 L 27/14

A

B